

P00/7011

06.11.00

日本国特許庁

PATENT OFFICE
JAPANESE GOVERNMENTREC'D 26 JAN 2001
WIPO PCT

別紙添付の書類に記載されている事項は下記の出願書類に記載されて
いる事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed
with this Office.

出願年月日
Date of Application:

2000年 6月19日

EUV

出願番号
Application Number:

特願2000-182626

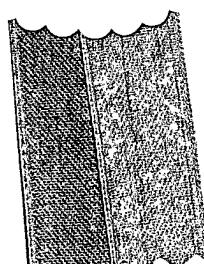
手

出願人
Applicant (s):

松下電器産業株式会社



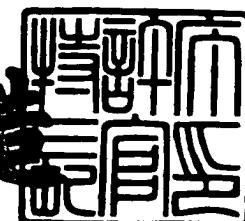
PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)



2001年 1月12日

特許庁長官
Commissioner,
Patent Office

及川耕三



出証番号 出証特2000-3110958

【書類名】 特許願

【整理番号】 2036420247

【提出日】 平成12年 6月19日

【あて先】 特許庁長官殿

【国際特許分類】 G02F 1/133

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内

【氏名】 井上 一生

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内

【氏名】 西山 和廣

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内

【氏名】 佐藤 一郎

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内

【氏名】 熊川 克彦

【発明者】

【住所又は居所】 大阪府門真市大字門真1006番地 松下電器産業株式
会社内

【氏名】 滝本 昭雄

【特許出願人】

【識別番号】 000005821

【氏名又は名称】 松下電器産業株式会社

【代理人】

【識別番号】 100097445

【弁理士】

【氏名又は名称】 岩橋 文雄

【選任した代理人】

【識別番号】 100103355

【弁理士】

【氏名又は名称】 坂口 智康

【選任した代理人】

【識別番号】 100109667

【弁理士】

【氏名又は名称】 内藤 浩樹

【手数料の表示】

【予納台帳番号】 011305

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9809938

【書類名】 明細書

【発明の名称】 液晶素子及びカラーフィルター

【特許請求の範囲】

【請求項 1】 一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されていない基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴とする液晶素子。

【請求項 2】 一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されている基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴とする液晶素子。

【請求項 3】 一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の表面が凹凸構造を有していることを特徴とする液晶素子。

【請求項 4】 一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されている基板側に第3の電極が形成されており、前記第3の電極の表面が凹凸構造を有していることを特徴とする液晶素子。

【請求項 5】 一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極が形成されていない対向基板側に対向電極が形成されており、前記画素電極

及び前記共通電極及び対向電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記対向電極の表面が凹凸構造を有していることを特徴とする液晶素子。

【請求項6】一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極が形成されていない対向基板側に対向電極が形成されており、前記画素電極及び前記共通電極及び対向電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されていない対向基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴とする液晶素子。

【請求項7】一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極が形成されていない対向基板側に対向電極が形成されており、前記画素電極及び前記共通電極及び対向電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されている基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴とする液晶素子。

【請求項8】前記ブラックマトリクスが導電性であることを特徴とする請求項1、2、6、7のいずれかに記載の液晶素子。

【請求項9】前記液晶素子に封入される液晶の比抵抗が $10^{13} \Omega \cdot \text{cm}$ よりも小さいことを特徴とする請求項1～7のいずれかに記載の液晶素子。

【請求項10】画像表示装置に使用されるカラーフィルターにおいて、ブラックマトリクスの表面が凹凸構造を有していることを特徴とするカラーフィルター。

【請求項11】前記凹凸構造の凹部と凸部の差が $0.1 \mu\text{m}$ 以上であることを特徴とする請求項1～7、10のいずれかに記載の液晶素子。

【請求項12】前記凹凸構造の凹部と凸部の差が $0.3 \mu\text{m}$ 以上であることを特徴とする請求項1～7、10のいずれかに記載の液晶素子。

【請求項13】前記ブラックマトリクスあるいは第3の電極が配向膜を介して

あるいは直接液晶と接していることを特徴とする請求項1～7、10のいずれかに記載の液晶素子。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は液晶表示装置や光シャッターなどに利用される液晶素子及び液晶表示装置やプラズマディスプレイなどの文字、画像表示用装置に使用されるカラーフィルターに関するものである。

【0002】

【従来の技術】

液晶素子は薄型化、軽量化、低電圧駆動が可能な長所により腕時計、電子卓上計算機、パーソナルコンピューター、パーソナルワードプロセッサーなどに利用されている。

【0003】

従来主として用いられているTN (Twisted Nematic) 型液晶素子は上下基板に電極を形成し、基板に垂直な縦方向電界により液晶をスイッチングさせる方式である。

【0004】

これに対して、液晶素子の視野角を広げる方式として、同一基板上に画素電極及び共通電極を形成し、横方向の電界を印加することにより液晶分子を動作させる横電界方式が提案されている。この方式はIPS (In-Plane-Switching) 方式あるいは櫛形電極方式とも呼ばれている（液晶ディスプレイ技術：産業図書p42参照）。また、IPS方式の改良版として、電極間隔を狭くして斜め電界を利用して駆動するFFSモード (Fringe Field Switching Mode) や対向基板側に電極を形成して斜め電界を利用するHSモード (Hybrid Switching Mode) などがある。

。

【0005】

【発明が解決しようとする課題】

IPSパネルの構成を図28、29に示す。

【0006】

図28は従来のIPSの液晶素子の構成を示す上面図である。図29(a)は図28のA-A'での断面図である。図29(b)は図28のB-B'での断面図である。図29(c)は図28のC-C'での断面図である。

【0007】

従来のTN型液晶素子は電極が上下基板にあるが、IPSパネルは電極が同一平面上に存在している。

【0008】

また、ドレイン14と接続された電極8、9を画素電極と呼び、ドレイン14と接続されていない電極5、6を共通電極と呼んでいる。

【0009】

IPSパネルにおいて図52に示すように電極間に導電性の異物50が存在する場合には電極間ショートとなる。

【0010】

図30に示すようにゲート電極4と共通電極6間に異物50があり、ゲート電極と共通電極間がショートしている場合にはその接合部分（異物のある部分）にレーザーを照射して異物を除去する方法が用いられている。

【0011】

しかし異物を除去した場合はその箇所の電極も切断されており、ゲート電極上部の絶縁膜が破壊され、ゲート電極が露出してしまう。

【0012】

ゲート電極が露出した状態で高温動作をした場合にその部分に黒点状の表示ムラが発生してしまうことがわかった。

【0013】

この原因としてはゲート電位はほとんどの期間が負電位になっているので、液晶中へ電子注入が起こり、液晶層中にイオンが多数生成する、あるいは液晶層中のイオンがゲートが露出した部分に集まり、イオンの偏在が起こるためであると考えられる。この発生メカニズムを示す模式図を図31に示す。図31では液晶中へ注入される電子を e^- とし、液晶中の物質Aがイオン化されて A^- となる様子

を模式的に示している。

【0014】

また基板と平行あるいは斜めの電界を印加して広視野角を実現する液晶モードでは従来シアノ系の液晶を用いていた。シアノ系の液晶は高速化に有利であるが、液晶が分解しやすいために液晶内のイオン量が増加しやすく黒点状のムラが発生しやすくなる。

【0015】

黒点状のムラに関しては特開平10-206857号公報でも言及されている。特開平10-206857号公報によれば黒点状のムラは画素電極、ソース信号配線の保護層のクラック部分で電気化学反応が起こり、イオン性物質が生成することによって液晶層の電圧保持率が低下して発生するとしている。そしてその解決法として保護膜の膜厚をこの保護膜に接する電極の膜厚より0.4μm以上厚くする方法を考案されている。しかしこの方法ではショート対策のためにレーザーを照射して電極を切断すると保護膜がいくら厚くても保護膜は破壊されてしまうので黒点状のムラは発生してしまう。

【0016】

また、液晶の比抵抗が $10^{13}\Omega\cdot\text{cm}$ 以上で、光学的な電圧保持率低下の原因となる絶縁膜を除去し、電界を発生させる電極構造の一部を配向膜に直接接して形成する方法が考案（特開平10-186391号公報）されている。

【0017】

しかし液晶の比抵抗が $10^{13}\Omega\cdot\text{cm}$ 以上の液晶では応答速度を速くすることが困難である。またただ単に電極構造の一部を配向膜に直接接するだけでは不十分であった。筆者らが検討を行った結果その理由として、電極構造の一部を配向膜に直接接するだけでは液晶中のイオン性物質を回収するための電極の面積が小さいためにやはり黒点状のムラが発生してしまうことがわかった。

【0018】

また特開平10-186391号公報は他方の基板に導電層を形成する方法も記述しているが、これは静電気対策のためであり、また導電層の上にはオーバーコートが形成されているので、本発明とは異なる。

【0019】

また特開平10-186391号公報は液晶の比抵抗が $10^{13}\Omega\cdot\text{cm}$ 以上では表示の焼き付き現象（ある一定パターンを長時間表示した後、他のパターンに切り替えても前のパターンが残る現象）が顕著に現れてしまう。

【0020】

また横電界方式の液晶素子において開口率を高くするために、導電性のブラックマトリクスをコモン電極と略同電位にしたり、ブラックマトリクスの上にコモン電極と略同電位の導電膜を形成する方法（特開平10-206867号公報）あるいは（特開平9-269504号公報）が考案されている。

【0021】

これらの方法は本発明のようにイオンを回収することが目的ではない。また先に述べたように黒点状のムラの原因となる液晶中のイオン性物質はただ単に電極を形成するだけでは液晶中のイオン性物質を回収するための電極の面積が小さいために黒点状のムラが発生してしまう。

【0022】

本発明は前記従来課題を考慮してなされたものであって、ゲート電位が露出した場合でも黒点状の表示ムラがなく良好な表示品位の液晶素子を得ることができる。

【0023】

【課題を解決するための手段】

前記の目的を達成するために請求項1の発明は、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されていない基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴としている。

【0024】

前記構成にすることにより、ゲート電位部に偏在したイオンがゲート以外の電位が露出している部分（ブラックマトリクス部）で電子を与え、非イオン化され

るためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特にブラックマトリクスの表面に凹凸が形成されているので、イオンを回収する表面積が大きく、十分な効果を得ることができる。

【0025】

前記の目的を達成するために請求項2の発明は、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されている基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴としている。

【0026】

前記構成にすることにより、ゲート電位部に偏在したイオンがゲート以外の電位が露出している部分（ブラックマトリクス部）で電子を与え、非イオン化されるためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特にブラックマトリクスの表面に凹凸が形成されているので、イオンを回収する表面積が大きく、十分な効果を得ることができる。

【0027】

またブラックマトリクスが画素電極が形成されている基板側（アレイ側）に形成されているので、貼り合わせのマージンが不用になり、開口率を大きくとることができ。

【0028】

また請求項3の発明は、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されていない基板側に第3の電極が形成されており、前記第3の電極の表面が凹凸構造を有していることを特徴としている。

【0029】

前記構成にすることにより、ゲート電位部に偏在したイオンがゲート以外の電

位が露出している部分で電子を電極に与え、非イオン化するためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特に第3の電極の表面に凹凸が形成されているので、イオンを回収する表面積が大きく、十分な効果を得ることができる。

【0030】

また請求項4の発明は、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されている基板側に第3の電極が形成されており、前記第3の電極の表面が凹凸構造を有していることを特徴としている。

【0031】

前記構成にすることにより、ゲート電位部に偏在したイオンがゲート以外の電位が露出している部分で電子を電極に与え、非イオン化するためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特に第3の電極の表面に凹凸が形成されているので、イオンを回収する表面積が大きく、十分な効果を得ることができる。

【0032】

また請求項5の発明は、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極が形成されていない対向基板側に対向電極が形成されており、前記画素電極及び前記共通電極及び対向電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記対向電極の表面が凹凸構造を有していることを特徴としている。

【0033】

前記構成にすることにより、斜め電界方式の液晶モードにおいてもゲート電位部に偏在したイオンがゲート以外の電位が露出している部分で電子を電極に与え、非イオン化するためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特に対向電極の表面に凹凸が形成されているので、イオンを回収

する表面積が大きく、十分な効果を得ることができる。

【0034】

また請求項6の発明は、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極が形成されていない対向基板側に対向電極が形成されており、前記画素電極及び前記共通電極及び対向電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されていない対向基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴としている。

【0035】

前記構成にすることにより、斜め電界方式の液晶モードにおいてもゲート電位部に偏在したイオンがゲート以外の電位が露出している部分（ブラックマトリクス部）で電子を与え、非イオン化されるためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特にブラックマトリクスの表面に凹凸が形成されているので、イオンを回収する表面積が大きく、十分な効果を得ることができるので、イオンを回収する表面積が大きく、十分な効果を得ることができる。

【0036】

また請求項7の発明は、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極が形成されていない対向基板側に対向電極が形成されており、前記画素電極及び前記共通電極及び対向電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されている基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有していることを特徴としている。

【0037】

前記構成にすることにより、斜め電界方式の液晶モードにおいてもゲート電位部に偏在したイオンがゲート以外の電位が露出している部分（ブラックマトリクス部）で電子を与え、非イオン化されるためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特にブラックマトリクスの表面に凹凸が形成

されているので、イオンを回収する表面積が大きく、十分な効果を得ることができる。またブラックマトリクスが画素電極が形成されている基板側（アレイ側）に形成されているので、貼り合わせのマージンが不用になり、開口率を大きくとることができる。

【0038】

また請求項8の発明は、前記ブラックマトリクスが導電性であることを特徴としている。

【0039】

このように規制することによりゲート電位部に偏在したイオンがゲート以外の電位が露出している部分で電子を電極に与え、非イオン化するためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。

【0040】

また請求項9の発明は、前記液晶素子に封入される液晶の比抵抗が $10^{13}\Omega\cdot\text{cm}$ よりも小さいことを特徴としている。

【0041】

このように規制することにより表示の焼き付き現象（ある一定パターンを長時間表示した後、他のパターンに切り替えても前のパターンが残る現象）を抑えることができる。

【0042】

また請求項10の発明は、画像表示装置に使用されるカラーフィルターにおいて、ブラックマトリクスの表面が凹凸構造を有していることを特徴としている。

【0043】

前記構成にすることにより、イオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。

【0044】

また請求項11の発明は、前記凹凸構造の凹部と凸部の差が $0.1\mu\text{m}$ 以上であることを特徴としている。

【0045】

このように規制することによりイオンを回収する表面積を大きくとることがで

きるので十分な効果を得ることができる。

【0046】

また請求項12の発明は、前記凹凸構造の凹部と凸部の差が0.3μm以上であることを特徴としている。

【0047】

このように規制することによりイオンを回収する表面積をさらに大きくとることができるのでより大きな効果を得ることができる。

【0048】

また請求項13の発明は、前記ブラックマトリクスあるいは第3の電極が配向膜を介してあるいは直接液晶と接していることを特徴としている。このように規制することにより確実にイオンを回収することができる。

【0049】

【発明の実施の形態】

(実施の形態1)

図1は本発明による液晶素子の対向基板側の構成を示す上面図である。

【0050】

図2(a)は図1のA-A'での断面図である。図2(b)は図1のB-B'での断面図である。

【0051】

以下図1及び図2に示す液晶素子の実施例を説明する。

【0052】

アレイ基板側は図28、図29に示す従来例と同じ方法で作製する。

【0053】

ガラス基板1上に金属配線として映像信号線(ソース)7と走査信号線(ゲート)4をマトリクス状に形成し、その交点に能動素子(スイッチング素子)として半導体層(TFT:Thin Film Transistor)を形成する。

【0054】

ガラス基板1上にA1などの金属を用いてゲート電極4と共に電極5、6を選択的に形成する。

【0055】

次にプラズマCVD法を用いて第1のゲート絶縁膜20となるSiNxを3000Åの厚さで形成し、トランジスタのチャネル部となる半導体層（アモルファスシリコン層）40を500Åの厚さで形成し、エッティングストップ21となるSiNxを1500Åの厚さで順次形成する。この時に図29（c）に示すようにトランジスタのチャネル部の形成方法としてゲート電極の上の絶縁膜SiNxをゲート電極4よりも小さく形成してエッティングストップ21とし、その上にプラズマCVD法を用いてリンを含むn⁺のアモルファスシリコン層41を500Åの厚さで形成し、オーミック接合を得る（n⁺：高濃度のドーピングであり、n型不純物添加の割合が多い）。

【0056】

次に電極などを形成する周辺部分にコンタクトホールを形成し、配線部分とのコンタクトがとれるようにする。

【0057】

次にAl/Tiなどの金属を用いて信号配線（ソース線）7、ドレイン線14、画素電極8、9を4000Åの厚さで形成する。

【0058】

その後配線を保護するために第2の絶縁膜（パッシバーション膜）22としてSiNxをプラズマCVD法を用いて3500Åの厚さで形成する。

【0059】

次にカラーフィルター16のついた対向のガラス基板2側の導電性ブラックマトリクス部分の一部が配向膜と接する構造にしておく。さらにブラックマトリクス13は図2に示すように凹凸部を形成しておき、表面積を大きくし、対向基板側でも発生したイオンを非イオン化できるようにしておく。

【0060】

導電性のブラックマトリクス13の形成方法としては導電性の金属を樹脂中に混合して形成した。凹凸構造はこのブラックマトリクスを部分的にパターニング・積層を2回行うことにより作製した。

【0061】

凹凸部の構成としては凹部と凸部の差が0.1 μm になるように形成したものと凹部と凸部の差が0.3 μm になるように形成したものの2種類を作製した。凹凸部の構成を示す模式図を図5に示す。

【0062】

このような構成にすることにより凹凸部の実質的な表面積は凹凸を形成しない場合と比較してそれぞれ約2倍、約6倍になった。

【0063】

次にカラーフィルター16のついた対向のガラス基板2とアレイが形成された基板1上に配向膜30（AL5417：JSR製）を印刷・硬化し、ラビング処理を施す。

【0064】

次にガラス基板2の縁部にシール樹脂（ストラクトボンド：三井東圧製）を印刷する。シール樹脂中にはスペーサーとして4.0 μm のガラスファイバー（日本電気硝子製）を混入している。

【0065】

その後、基板間隔を保持するために表示領域内にスペーサーとして直径3.5 μm の樹脂球（エポスターGP-HC：日本触媒（株）製）を散布する。

【0066】

その後基板1及び対向基板2を貼り合わせ、150°Cで2時間加熱することでシール樹脂を硬化させる。

【0067】

以上のようにして作製した空パネルに誘電率異方性が正の液晶3を真空注入法（空パネルを減圧した槽内に設置し、パネル内を真空にした後、注入口を液晶に接触させ、槽内を常圧に戻すことにより、液晶をパネル内に注入する方法）にて注入する。表1に用いた液晶とその比抵抗を示す。

【0068】

【表1】

	比抵抗(Ω・cm)	表示の焼き付き
液晶A	10^{11} 以上 10^{12} より小さい	○
液晶B	10^{12} 以上 10^{13} より小さい	○
液晶C	10^{13} 以上 10^{14} より小さい	△
液晶D	10^{14} 以上 10^{15} より小さい	×

【0069】

その後、液晶素子の注入口に封口樹脂として光硬化性樹脂（ロックタイト352A：日本ロックタイト製）を注入口全体に塗布し、光を 10 mW/cm^2 で5分間照射して封口樹脂を硬化した。

【0070】

これら基板1、2の上下（ガラス基板の外側）に偏光板（NPF-HEG1425DU：日東電工製）を貼付した。

【0071】

比較例として、対向基板側のブラックマトリクスに凹凸を形成しないパネルを作製した。

【0072】

これらのパネルのゲート部分にレーザーを照射して、ゲートの電位を露出させ、70℃の高温槽の中に入れ、12時間駆動させた後、中間調を表示させて評価した。

【0073】

対向基板側のブラックマトリクスの電位はアレイ基板側の共通電極と同電位になるように設定した。

【0074】

その結果、本実施例ではブラックマトリクスに凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラを小さく抑えることができた。

【0075】

凹凸部の差を0.1 μm になるように形成したものは黒点状のムラの直径が0.1 mm以下となり、凹凸部の差が0.3 μm になるように形成したものは黒点状のムラが全く発生しなかったのに対して、比較例で用いたパネルは3 mmの黒点状のムラが発生した。

【0076】

また表1からわかるように液晶の比抵抗を $10^{13}\Omega\cdot\text{cm}$ より小さくすることにより表示の焼き付きのない良好な表示を得ることができた。

【0077】

(実施の形態2)

図3は本発明による液晶素子のアレイ基板側の構成を示す上面図である。

【0078】

図4 (a) は図3のA-A'での断面図である。図4 (b) は図3のB-B'での断面図である。図3、4は対向基板側の断面図も表示している。

【0079】

実施の形態1ではブラックマトリクス13を対向基板側に作製したが、本実施例では凹凸状のブラックマトリクス13をアレイ基板側に作製する。その他は実施の形態1と同様の方法で作製する。

【0080】

その他は実施の形態1と同様である。

【0081】

図3、4のような構成にすることにより、本実施例ではブラックマトリクスに凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラが発生せず良好な表示が得られた。

【0082】

実施の形態1、2ではブラックマトリクスとして画素を囲むような構成にしたが、図6に示すように走査配線(ゲートライン)に対応する部分にだけ形成しても良く、また図7に示すように信号配線(ソースライン)に対応する部分にだけ形成しても良い。

【0083】

また図8～図11に示すように島状に形成しても良い。

【0084】

(実施の形態3)

図12は本発明による液晶素子の構成を示す上面図である。

【0085】

図13(a)は図12のA-A'での断面図である。図13(b)は図12のB-B'での断面図である。

【0086】

実施の形態1では導電性のブラックマトリクスに凹凸を形成したが、本実施例では対向基板のブラックマトリクス部の上にオーバーコートを形成し、その上に凹凸状の電極60を形成する。凹凸状の電極の電位は共通電極と同電位になるようにした。その他は実施の形態1と同様である。

【0087】

図12、図13のような構成にすることにより、電極に凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラが発生せず良好な表示が得られた。

【0088】

(実施の形態4)

実施の形態3では対向基板側に凹凸状の第3の電極を形成したが、本実施例ではアレイ基板側に凹凸状の第3の電極を形成する。その他は実施の形態3と同様である。

【0089】

本実施例によると電極に凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラが発生せず良好な表示が得られた。

【0090】

すなわちゲート電位部に偏在したイオンが第3の電極部分に拡散、非イオン化されるために黒点状ムラのない良好な表示品位の液晶素子を得ることができた。

【0091】

(実施の形態5)

図14は従来のIPSの構成を示す断面図である。

【0092】

図15は従来のIPSの改良版である対向基板側に電極を形成した構成を示す断面図であり、HSモード(Hybrid Swiching Mode)とも呼ばれる。

【0093】

このHSモードにおいても実施の形態1などで説明したように黒点状のムラが発生するのはIPSモードと同様である。

【0094】

図16は本発明による液晶素子の構成を示す上面図である。図17は図16のA-A'での断面図である。

【0095】

以下図16、図17に示す液晶素子の実施例を説明する。

【0096】

実施の形態3では対向基板側のブラックマトリクス部分に凹凸状の第3の電極60を形成したが、本実施例ではブラックマトリクス以外の部分に凹凸状の第3の電極を形成する。その他は実施の形態3と同様である。本実施例によると電極に凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラが発生せず良好な表示が得られた。

【0097】

本実施例ではブラックマトリクスの部分には電極を形成しなかったが、図18、図19に示すようにブラックマトリクスの部分に電極を形成しても良い。また図20、図21に示すようにブラックマトリクスの部分に形成した電極のみを凹凸状にしても良く、また図22、図23に示すようにブラックマトリクスの部分に形成した電極とそれ以外の部分に形成した電極の両方を凹凸状に形成しても良い。

【0098】

(実施の形態6)

実施の形態5では対向基板側に凹凸状の第3の電極を形成したが、本実施例ではアレイ基板側に凹凸状の第3の電極を形成する。その他は実施の形態5と同様

である。本実施例によると電極に凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラが発生せず良好な表示が得られた。

【0099】

(実施の形態7)

図24は本発明による液晶素子の構成を示す断面図である。実施の形態5では対向基板側に凹凸状の第3の電極を形成したが、本実施例では対向基板側のブラックマトリクス13を凹凸状に形成する。その他は実施の形態5と同様である。本実施例によるとブラックマトリクスに凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラが発生せず良好な表示が得られた。

【0100】

図25に示すように対向基板側に形成した第3の電極60及びブラックマトリクス13の両方に凹凸を形成しても良い。また図26、図27に示すようにオーバーコートの上に電極やブラックマトリクスを形成しても良い。

【0101】

(実施の形態8)

実施形態7ではブラックマトリクスを対向基板側に形成したが、本実施例ではアレイ側にブラックマトリクスを形成する。その他は実施の形態7と同様である。本実施例によるとブラックマトリクスに凹凸が形成されているためにイオンを回収する面積が大きく、黒点状のムラが発生せず良好な表示が得られた。

【0102】

なお本実施の形態では液晶としてネマティック液晶を用いたが、ネマティック液晶に限らず、強誘電性液晶や反強誘電性液晶など液晶の種類によらず有効である。

【0103】

また配向方法としてラビングを用いない配向（例えば光により配向させる方法）を用いるとさらに均一な配向を得ることができるのでコントラストが良くなる。

【0104】

すなわち本発明は液晶材料や配向膜材料、配向方法などによらずに有効である

【0105】

また本発明では能動素子として3端子素子のTFTを用いたが、2端子素子のMIM (Metal-Insulator-Metal)、ZnOバリスタやSiNxダイオード、a-Siダイオードなどでも良い。

【0106】

また本実施例ではトランジスタの構造としてボトムゲート構造のアモルファスシリコン (a-Si) を用いたが、トップゲート構造や他の構成でも良く、またポリシリコン (p-Si) などでも良い。TFTの構造もチャネル保護型でもチャネルエッチ型でもどのような構造でも良い。すなわち本発明はTFTの構造や種類にかかわらず有効である。

【0107】

また基板周辺に駆動回路が形成されていても良い。

【0108】

また本実施例では両基板をガラス基板で形成したが、一方あるいは両方の基板をフィルムやプラスチックなどで形成しても良い。

【0109】

またアレイ基板側にカラーフィルターを形成した基板でも良い。

【0110】

また画素電極、共通電極の電極としてA1を例にとり説明したが、CrやCuなど他の金属、あるいはITO (酸化スズを混入した酸化インジウム膜) などの透明電極を用いても良い。

【0111】

対向側のブラックマトリクスとして導電性の金属を混入した樹脂を用いたが、樹脂に限らず、CrやTiや黒鉛などでも良い。

【0112】

また本発明では凹凸の形成方法として、部分的にパターニング、積層を2回繰り返す方法を用いたが、サンドブラスターなどにより微小なドットを形成したり、蒸着などの方法により形成しても良い。またハーフトーン露光を用いれば1回

の露光により高さの異なる膜を形成することができる。

【0113】

またブラックマトリクスやカラーフィルターの作製方法は顔料法、印刷法、染色法、電着法、インクジェット法、フィルム転写法などどのような方法でも良い。

【0114】

また凹凸の形状はドット状でも良く、ストライプ状や円状や多角形状などどのようなパターンでも良い。

【0115】

また反射型液晶素子として、絶縁膜あるいは配向膜として着色されたものを用いても良い。

【0116】

【発明の効果】

以上のように本発明によれば、一対の基板間に液晶を挟持しており、前記基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、前記画素電極及び前記共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、前記画素電極が形成されていない基板側にブラックマトリクスが形成されており、前記ブラックマトリクスの表面が凹凸構造を有することにより、ゲート電位部に偏在したイオンがゲート以外の電位が露出している部分（ブラックマトリクス部）で電子を与え、非イオン化するためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。特にブラックマトリクスの表面に凹凸が形成されているので、イオンを回収する表面積が大きく、十分な効果を得ることができるので表示ムラのない良好な表示品位の液晶素子を得ることができる。

【図面の簡単な説明】

【図1】

本実施の形態1における液晶素子の対向基板側の構造を模式的に示す上面図

【図2】

(a) 図1のA-A線断面図

(b) 図1のB-B線断面図

【図3】

本実施の形態2における液晶素子のアレイ基板側の構造を模式的に示す上面図

【図4】

(a) 図3のA-A線断面図

(b) 図3のB-B線断面図

【図5】

本実施の形態1、2における凹凸部の構造を示す模式図

【図6】

本実施の形態1、2における液晶素子のブラックマトリクスの箇所を模式的に示す上面図

【図7】

本実施の形態1、2における液晶素子のブラックマトリクスの箇所を模式的に示す上面図

【図8】

本実施の形態1、2における液晶素子のブラックマトリクスの箇所を模式的に示す上面図

【図9】

本実施の形態1、2における液晶素子のブラックマトリクスの箇所を模式的に示す上面図

【図10】

本実施の形態1、2における液晶素子のブラックマトリクスの箇所を模式的に示す上面図

【図11】

本実施の形態1、2における液晶素子のブラックマトリクスの箇所を模式的に示す上面図

【図12】

本実施の形態3における液晶素子の対向基板側の構造を模式的に示す上面図

【図13】

(a) 図12のA-A線断面図

(b) 図12のB-B線断面図

【図14】

従来のIPSの構造を示す断面図

【図15】

従来のHSの構造を示す断面図

【図16】

本実施の形態5における液晶素子の対向基板側の構造を模式的に示す上面図

【図17】

図16のA-A線断面図

【図18】

本実施の形態5における液晶素子の対向基板側の構造を模式的に示す上面図

【図19】

図18のA-A線断面図

【図20】

本実施の形態5における液晶素子の対向基板側の構造を模式的に示す上面図

【図21】

図20のA-A線断面図

【図22】

本実施の形態5における液晶素子の対向基板側の構造を模式的に示す上面図

【図23】

図22のA-A線断面図

【図24】

本実施の形態7における液晶素子の構造を模式的に示す断面図

【図25】

本実施の形態7における液晶素子の構造を模式的に示す断面図

【図26】

本実施の形態7における液晶素子の構造を模式的に示す断面図

【図27】

本実施の形態7における液晶素子の構造を模式的に示す断面図

【図28】

従来の液晶素子のアレイの構造を模式的に示す上面図

【図29】

(a) 図51のA-A線断面図

(b) 図51のB-B線断面図

(c) 図51のC-C線断面図

【図30】

従来の液晶素子の異物の箇所を模式的に示す上面図

【図31】

黒点状ムラの発生メカニズムを示す模式図

【符号の説明】

1, 2 ガラス基板

3 液晶

4 走査配線（ゲート線）

5 共通電極（走査配線に平行）

6 共通電極（走査配線に垂直）

7 信号配線（ソース線）

8 画素電極（走査配線に垂直）

9 画素電極（走査配線に平行）

11 コンタクトホール

13 ブラックマトリクス

14 ドレイン

16 カラーフィルタ

17 絶縁膜（オーバーコート）

20 第1の絶縁膜（SiNx）：ゲート絶縁層

21 エッティングストップ層（SiNx）

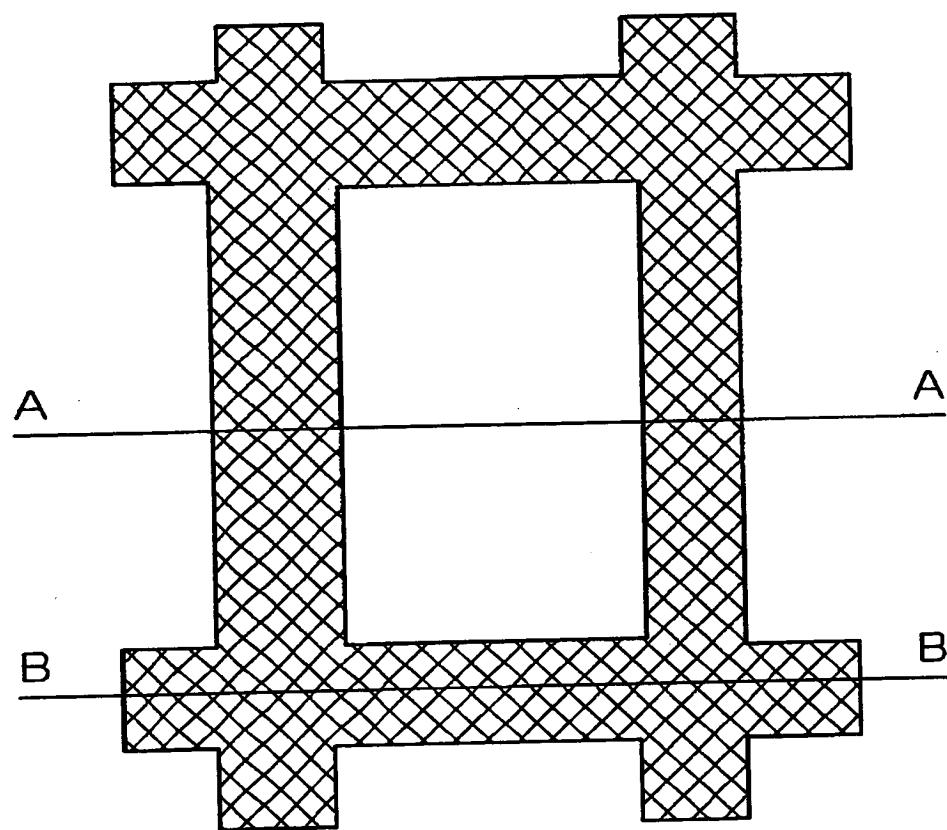
22 第2の絶縁膜（SiNx）：パッシベーション層

30 配向膜

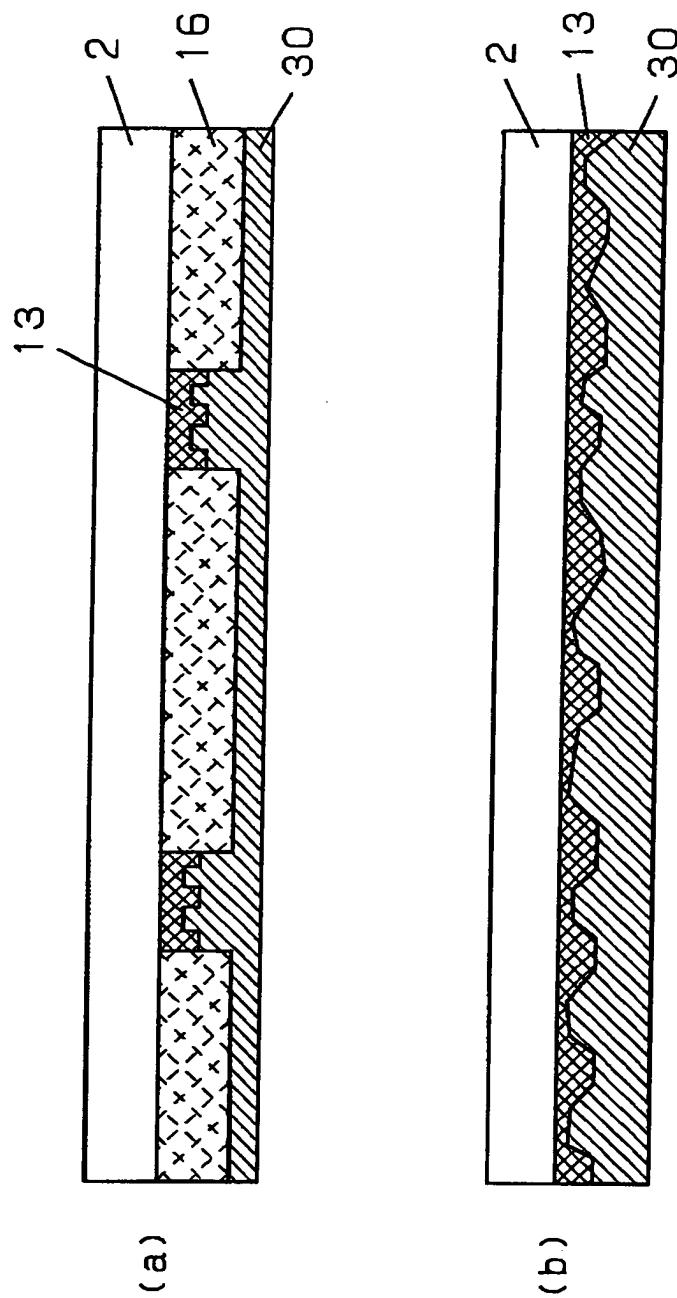
- 40 第1のアモルファスシリコン層
- 41 第2のアモルファスシリコン層
- 50 異物
- 60 第3の電極
- 61 電極

【書類名】 図面

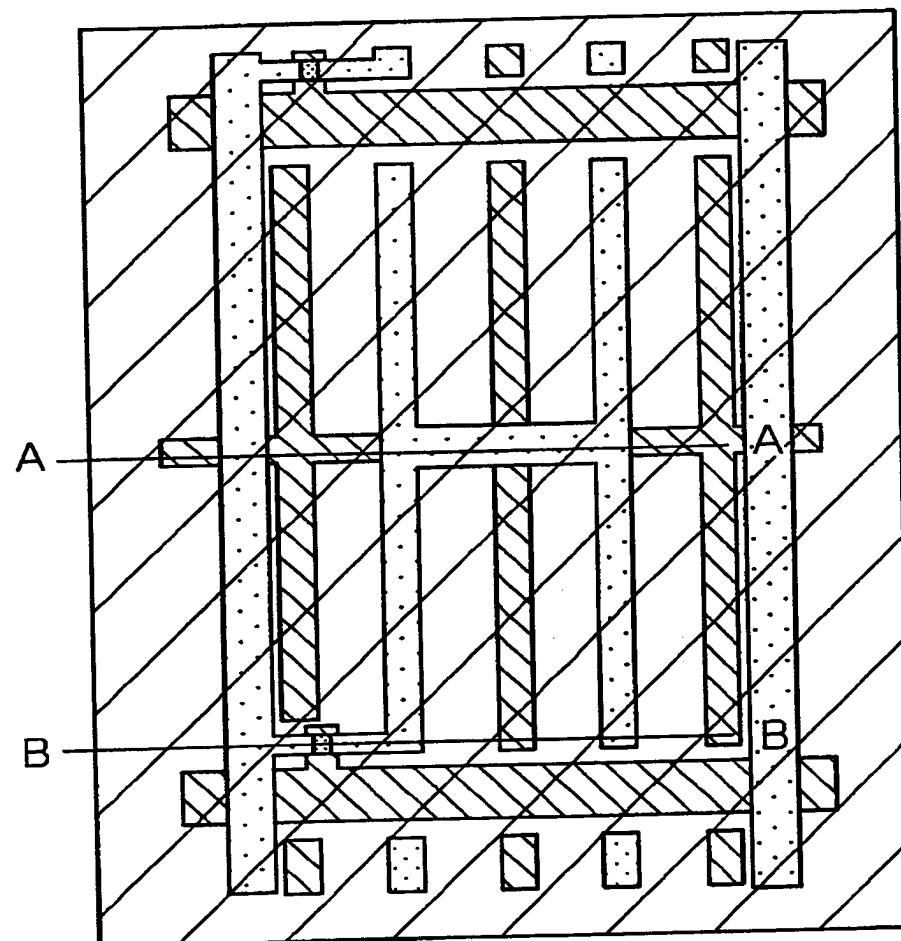
【図1】



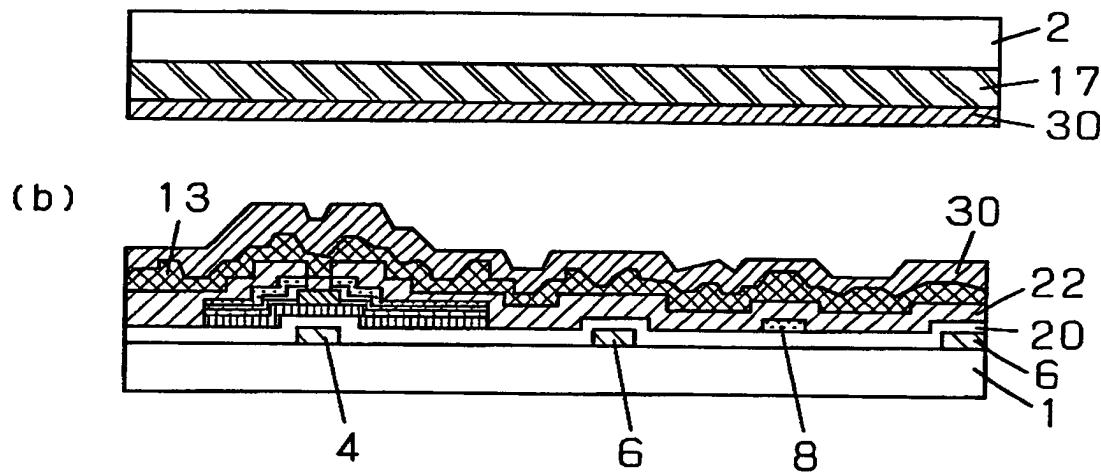
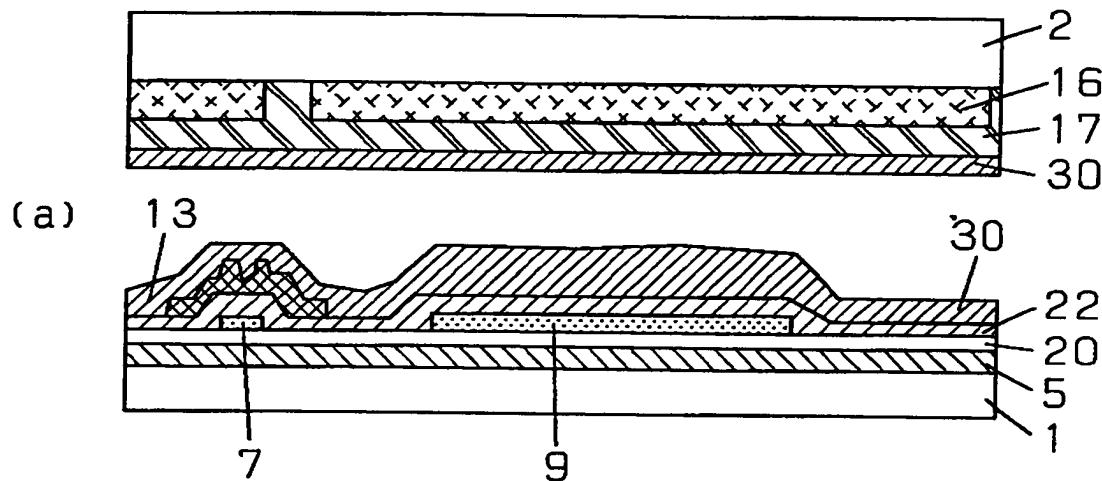
【図2】



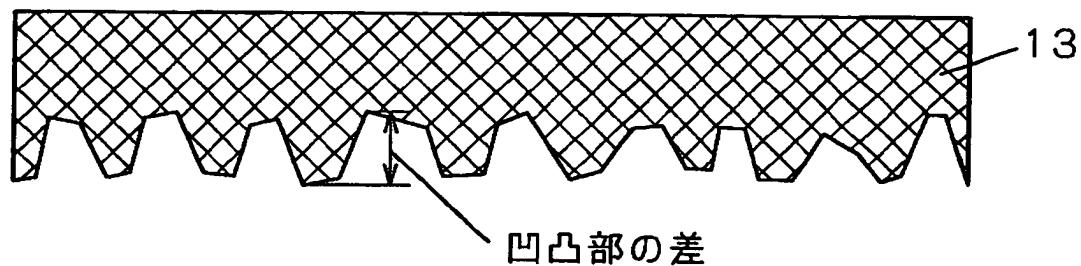
【図3】



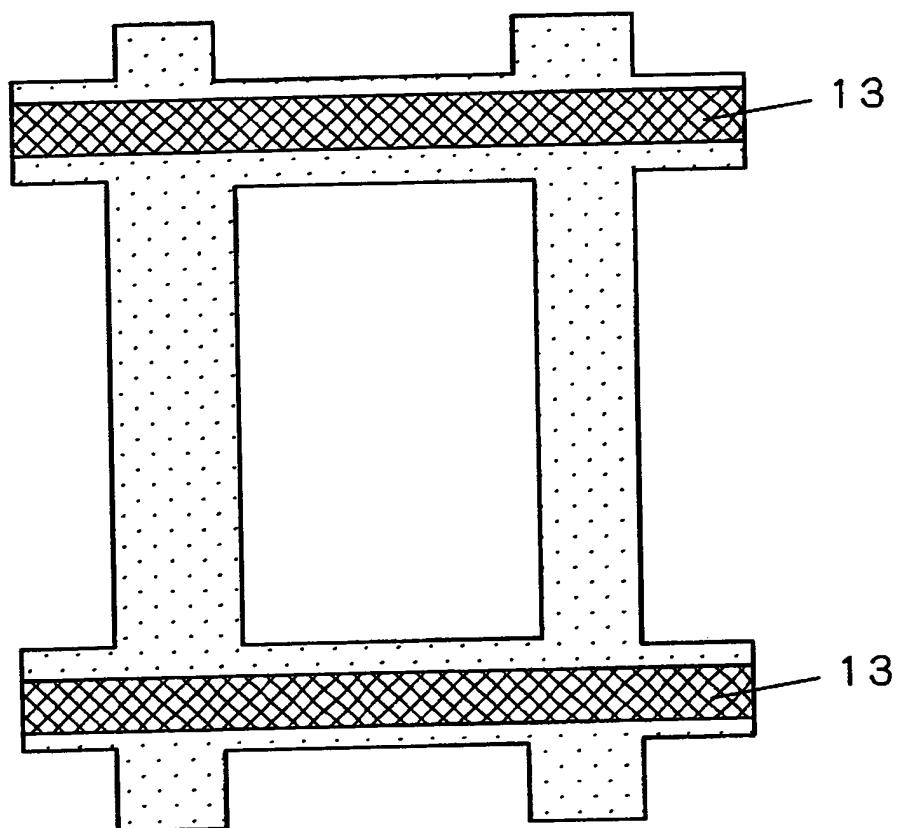
【図4】



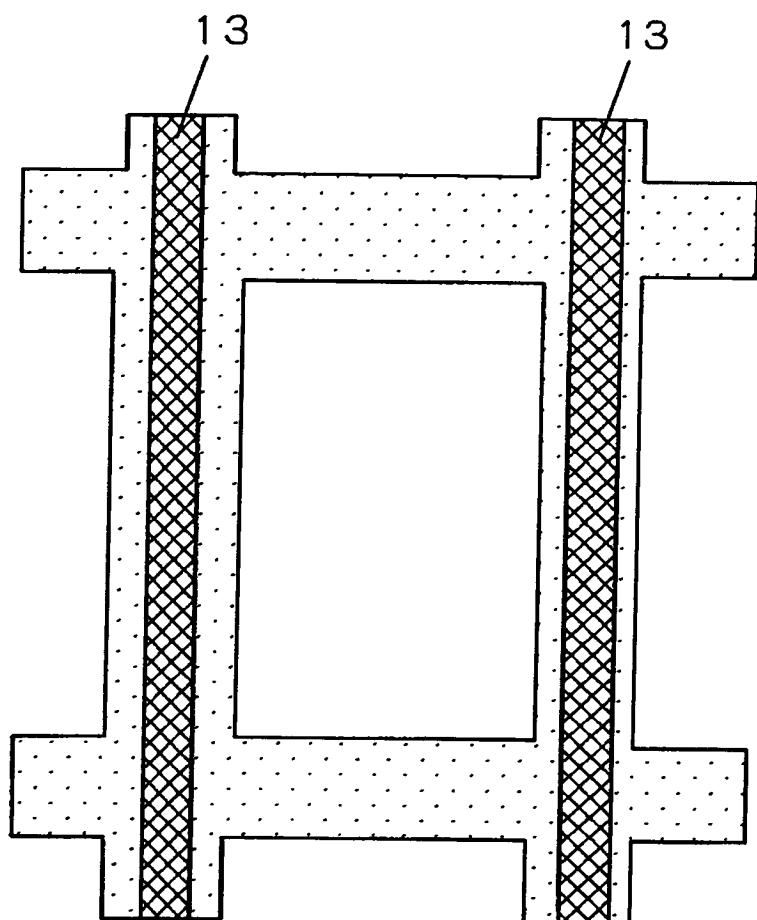
【図5】



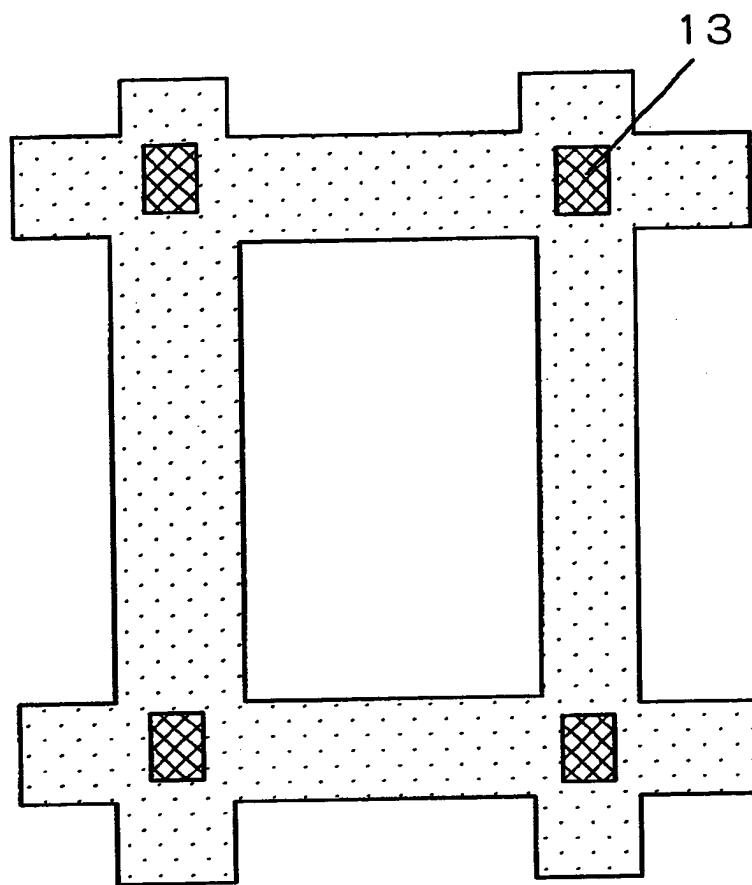
【図6】



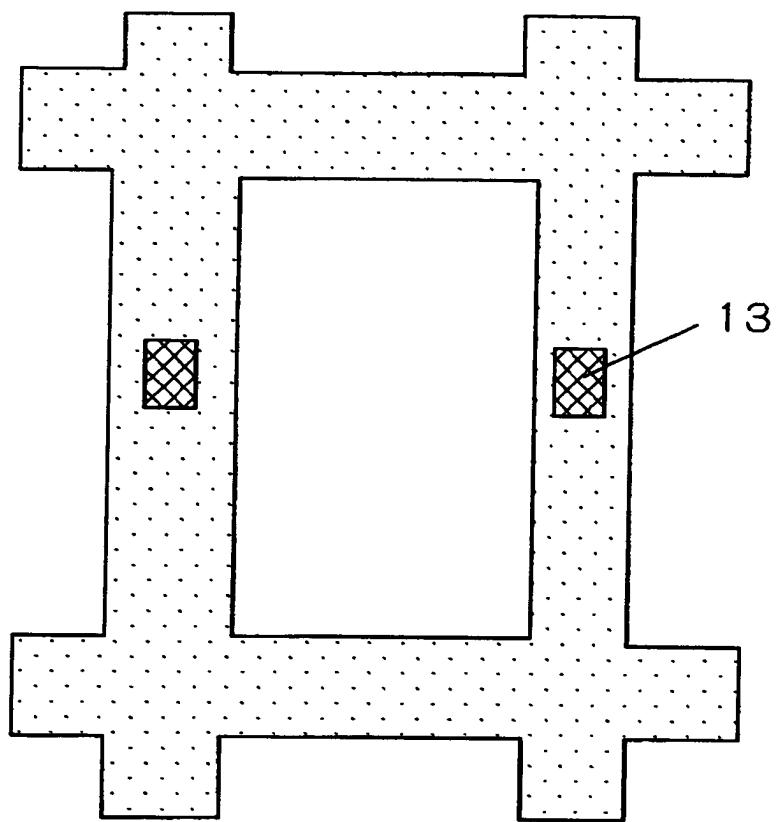
【図7】



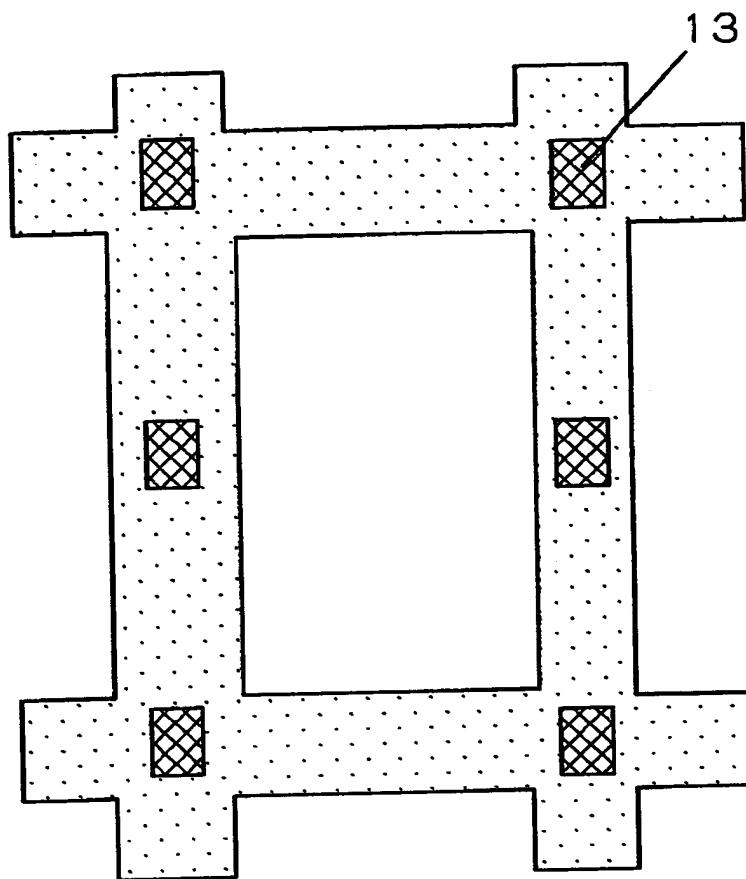
【図8】



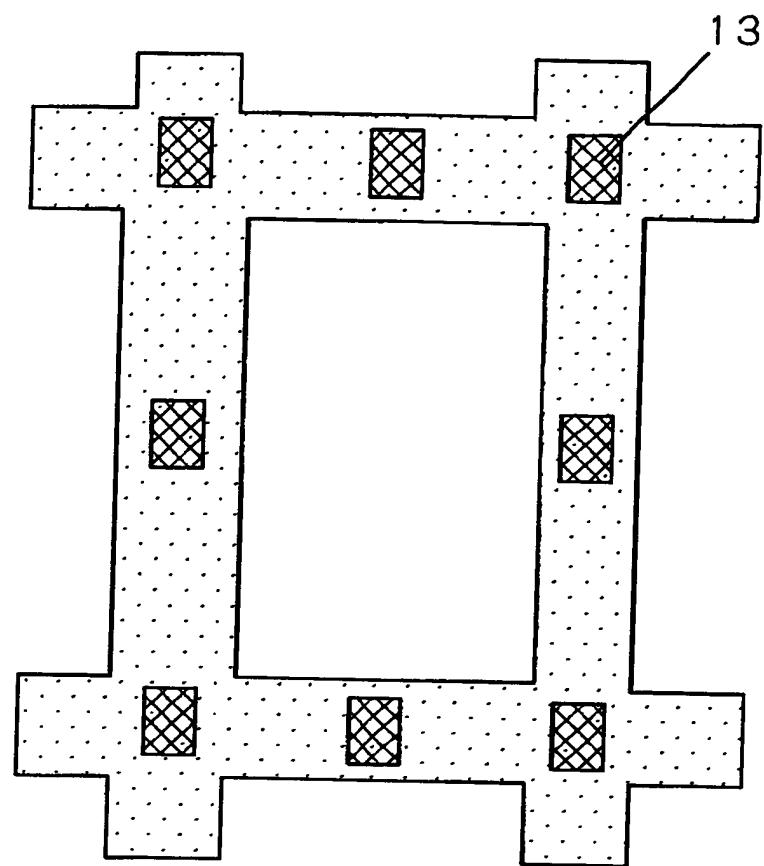
【図9】



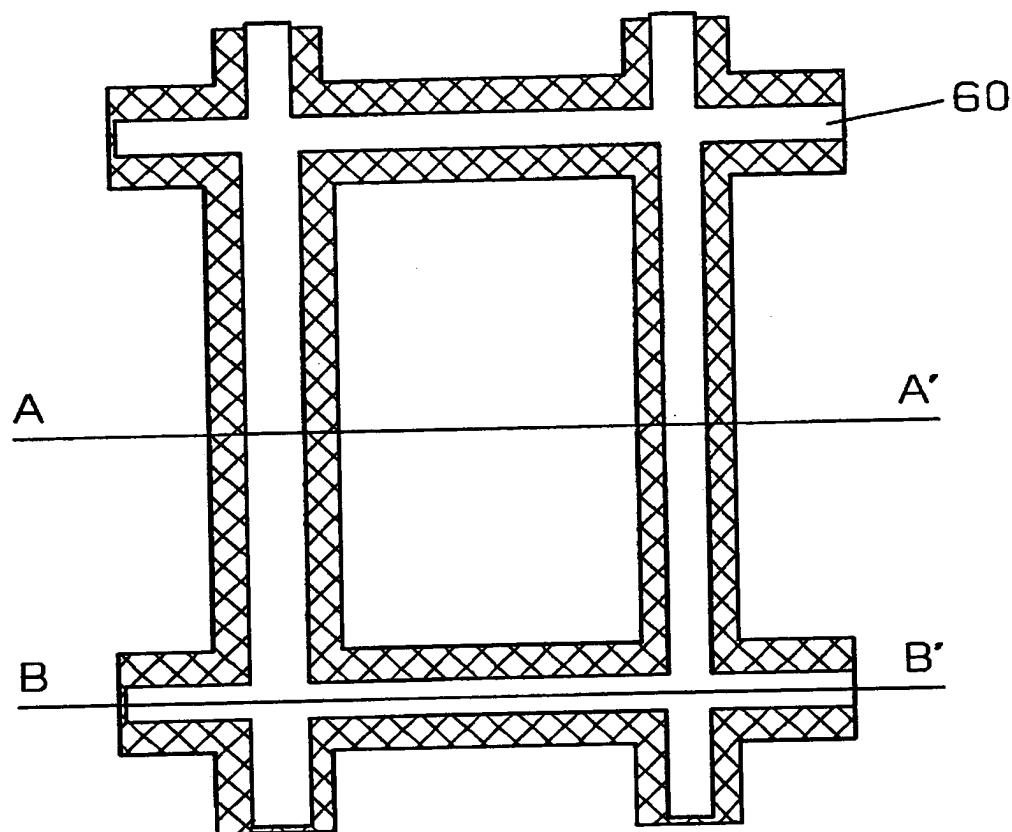
【図10】



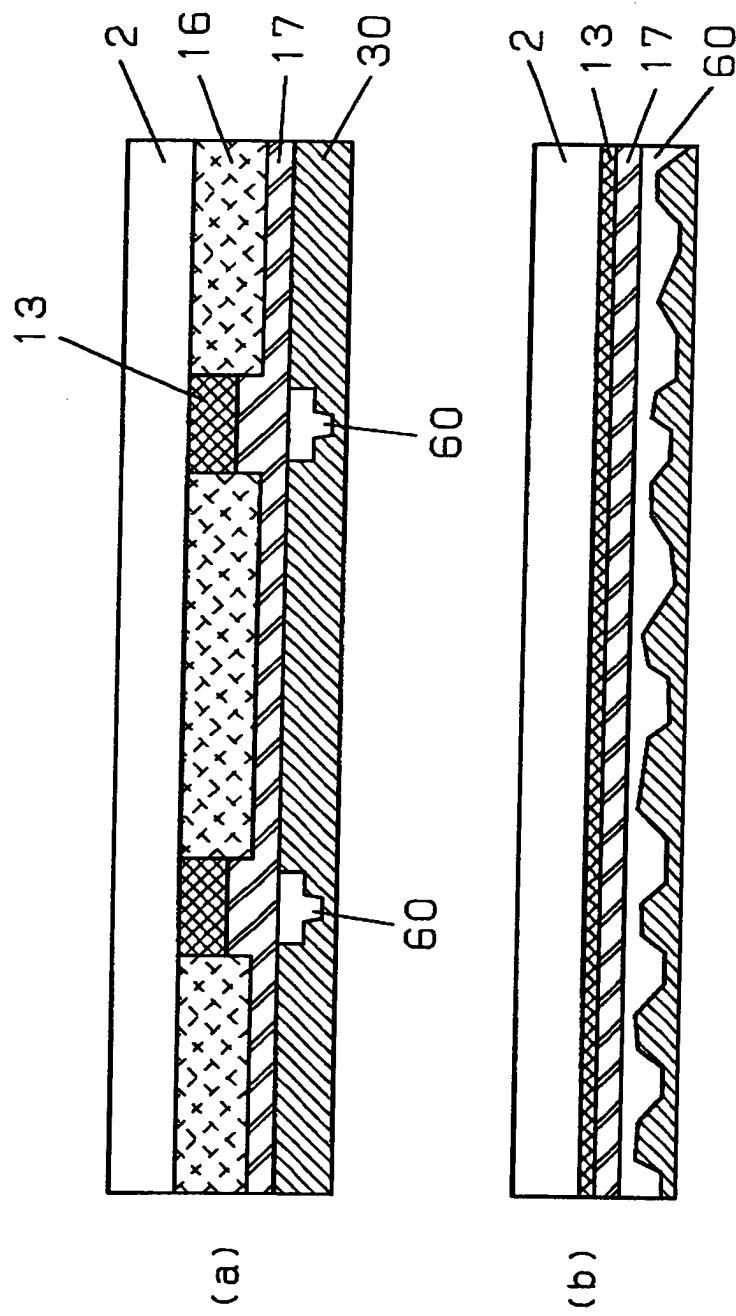
【図11】



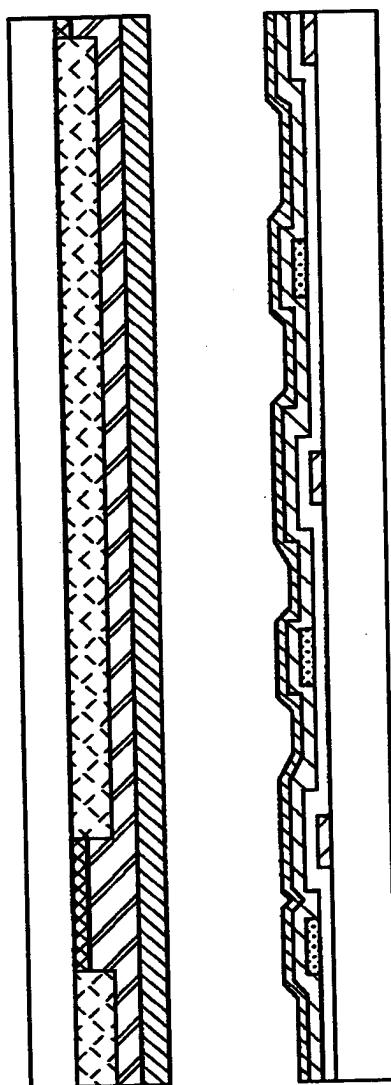
【図12】



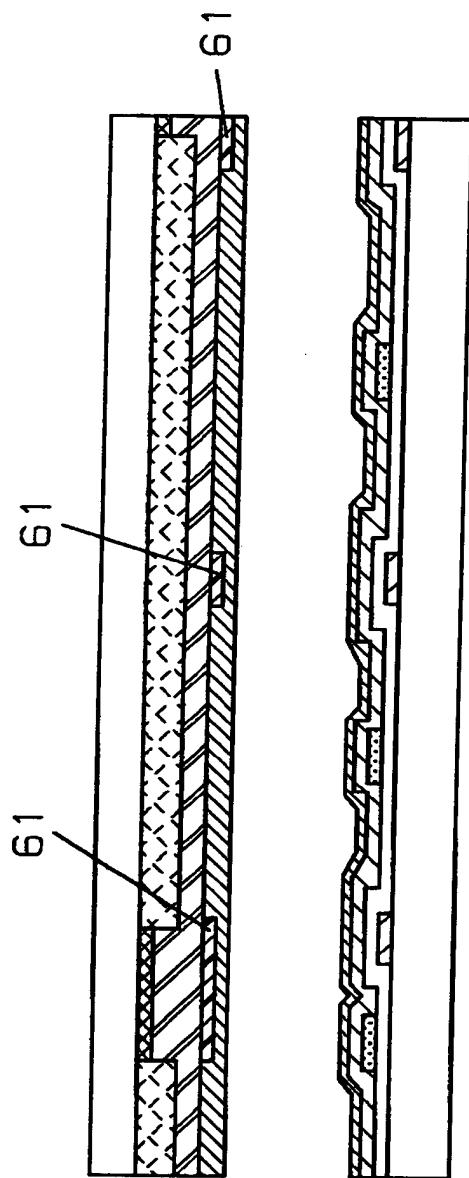
【図13】



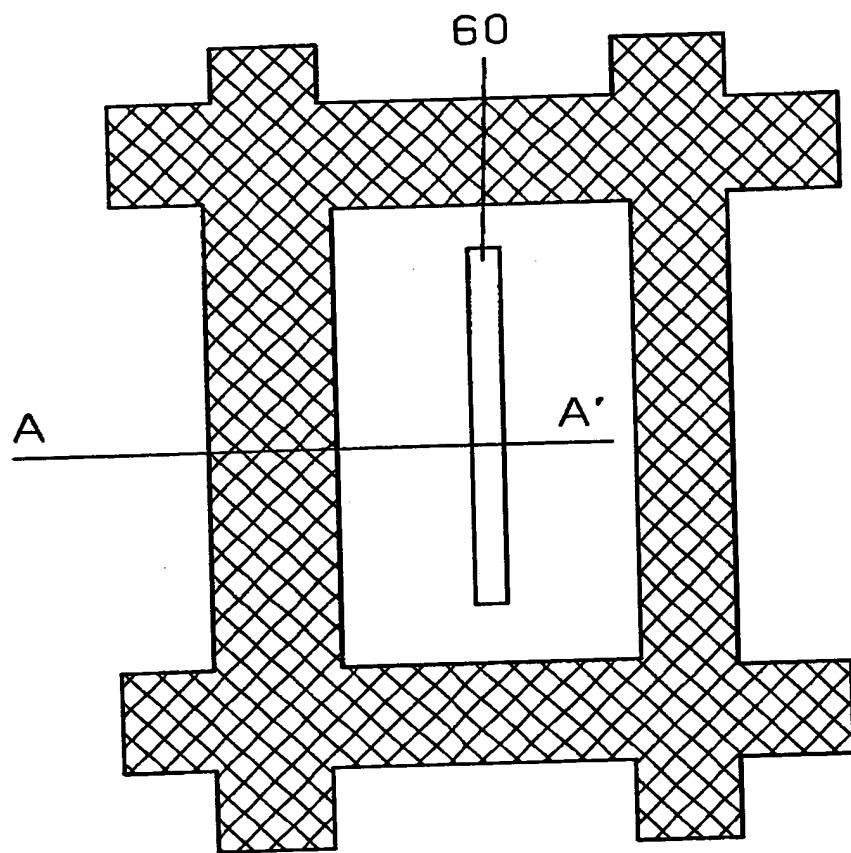
【図14】



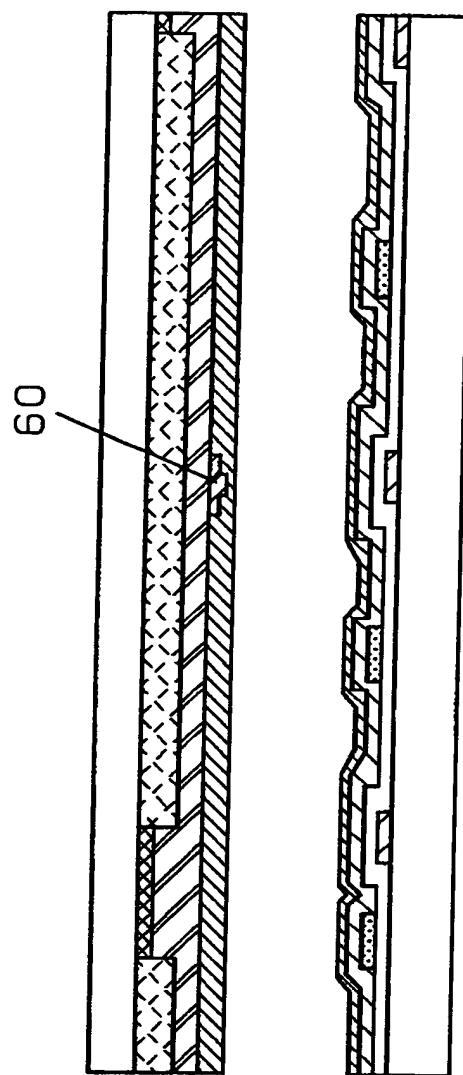
【図15】



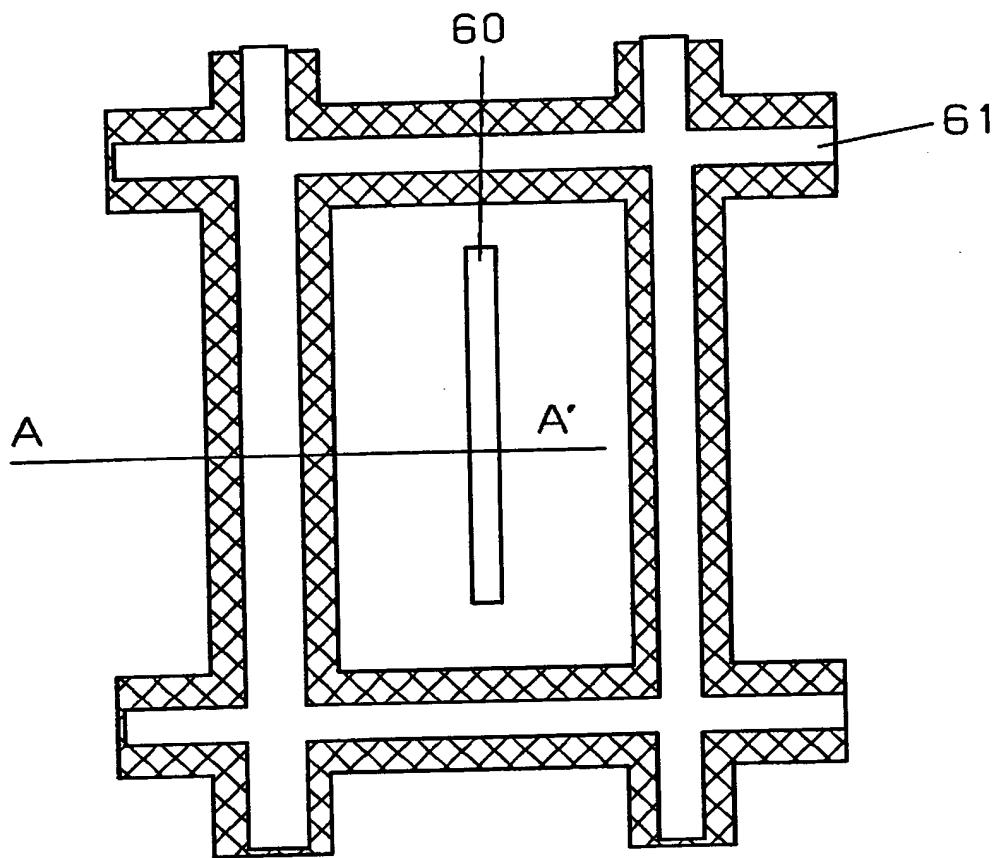
【図16】



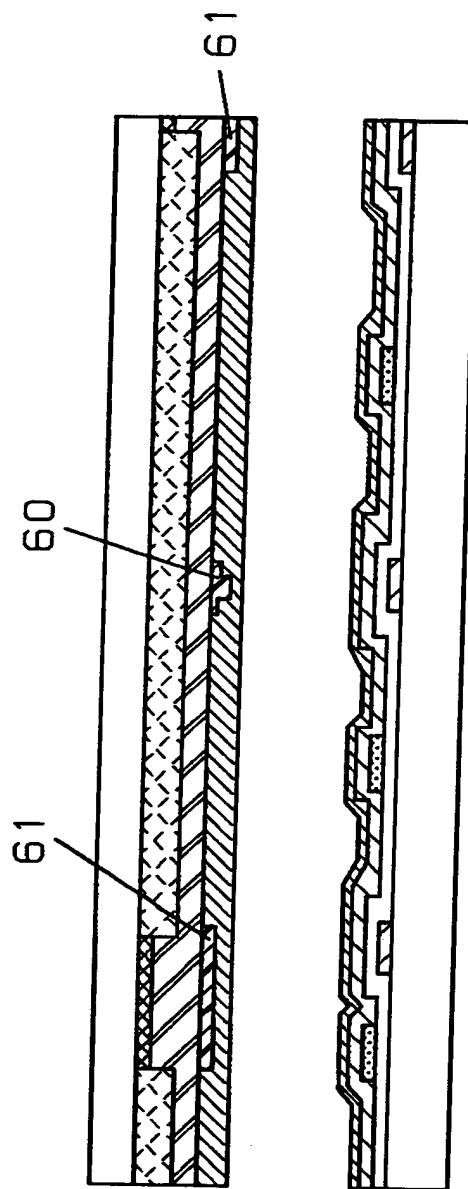
【図17】



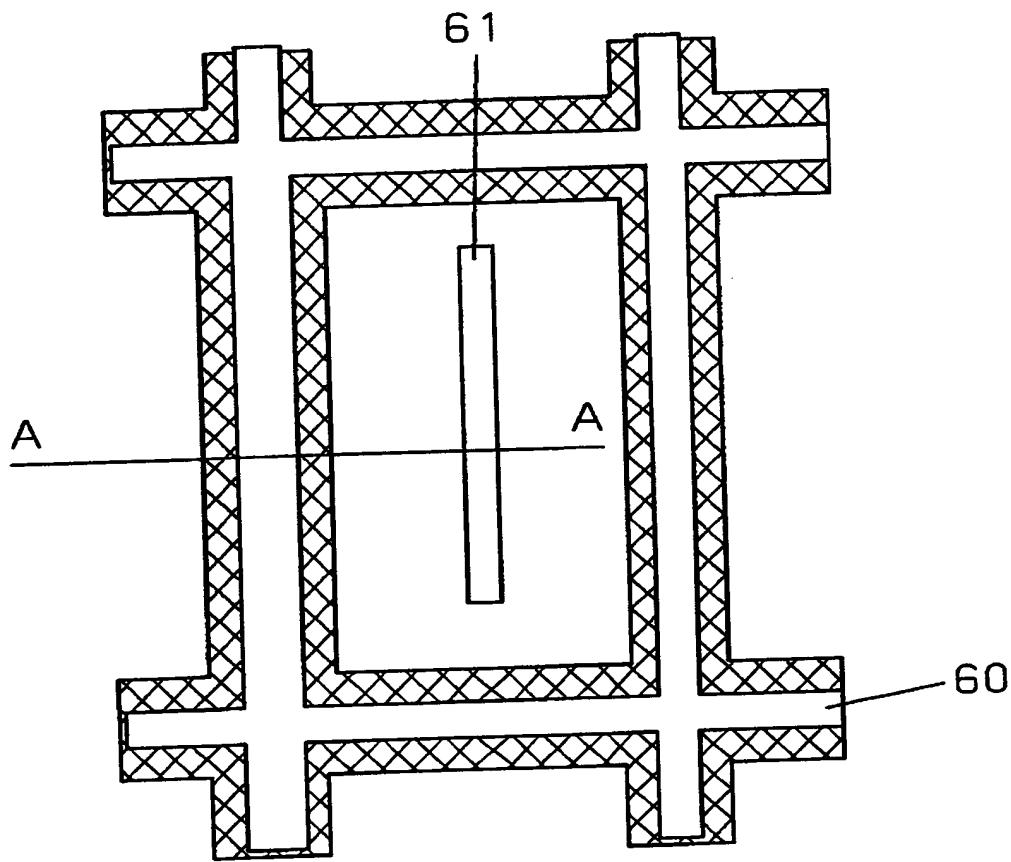
【図18】



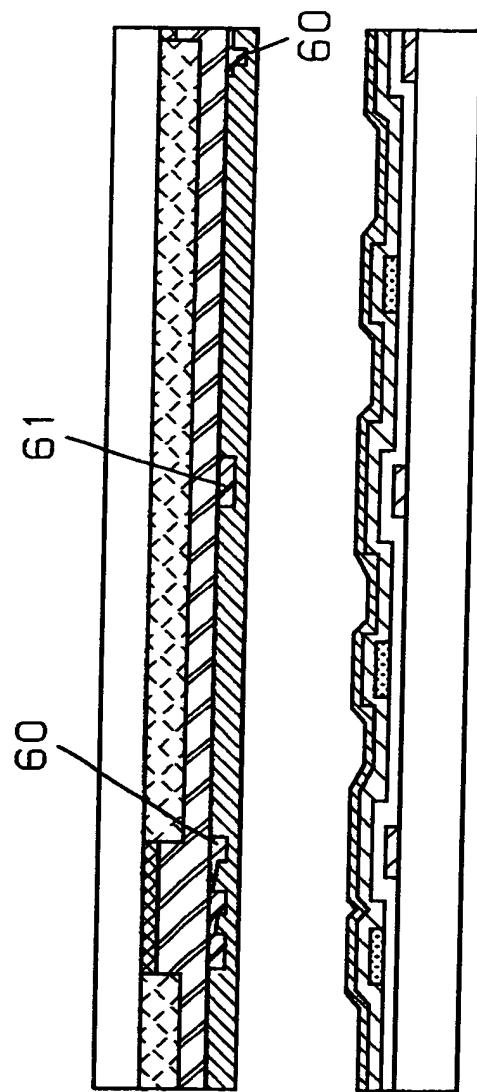
【図19】



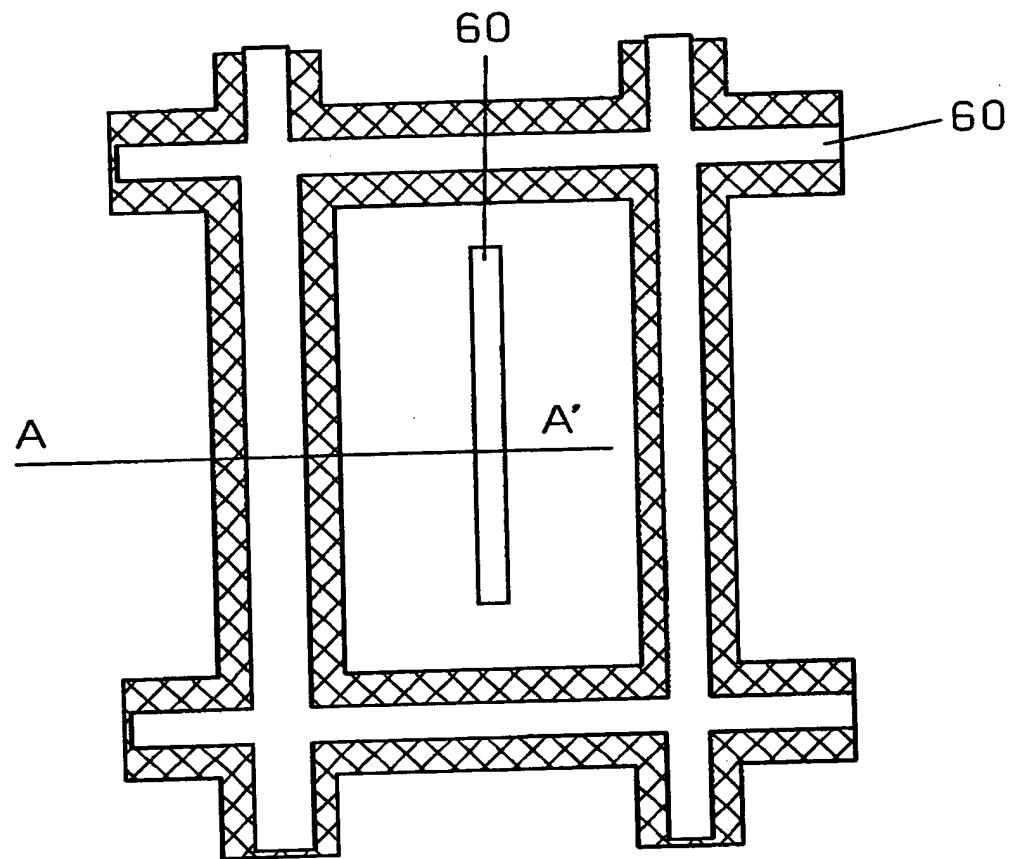
【図20】



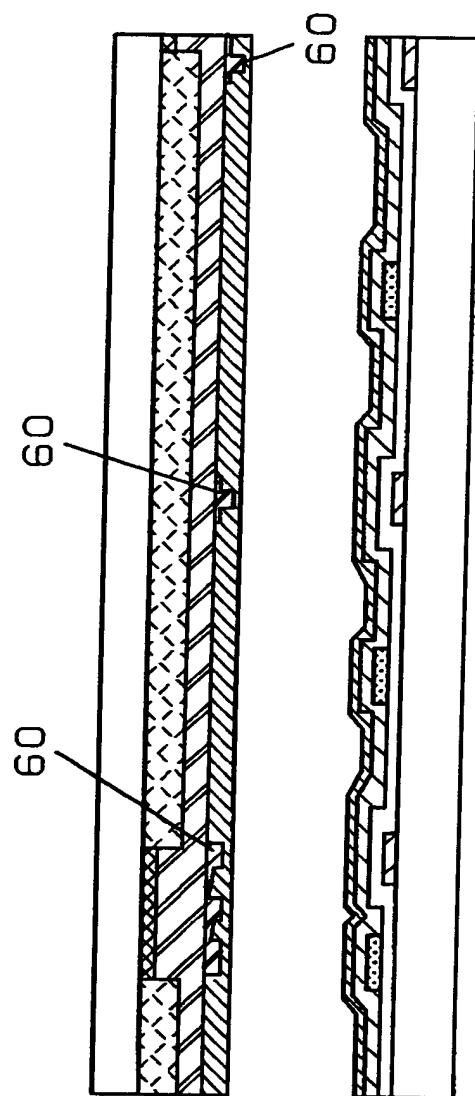
【図21】



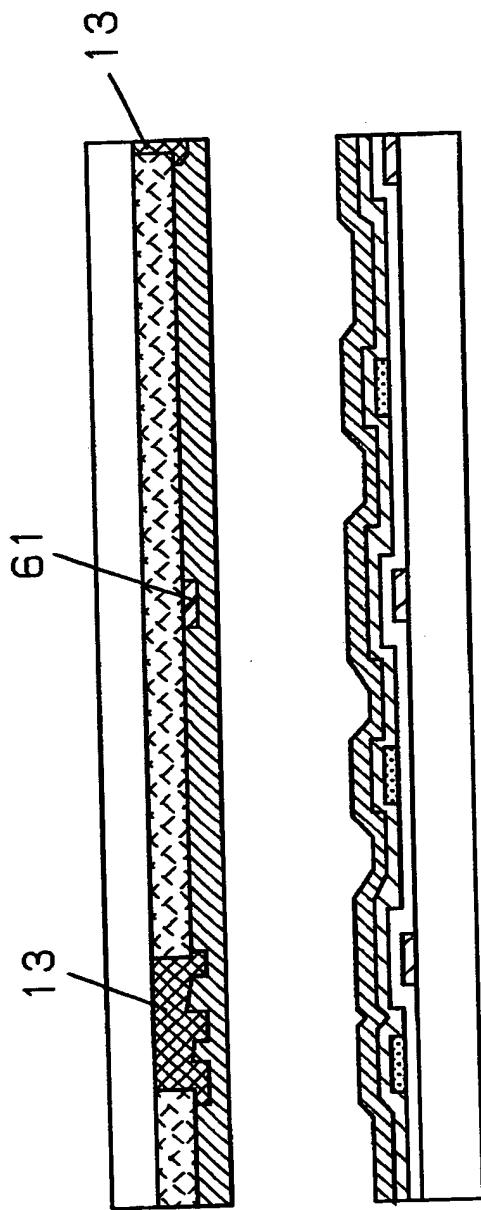
【図22】



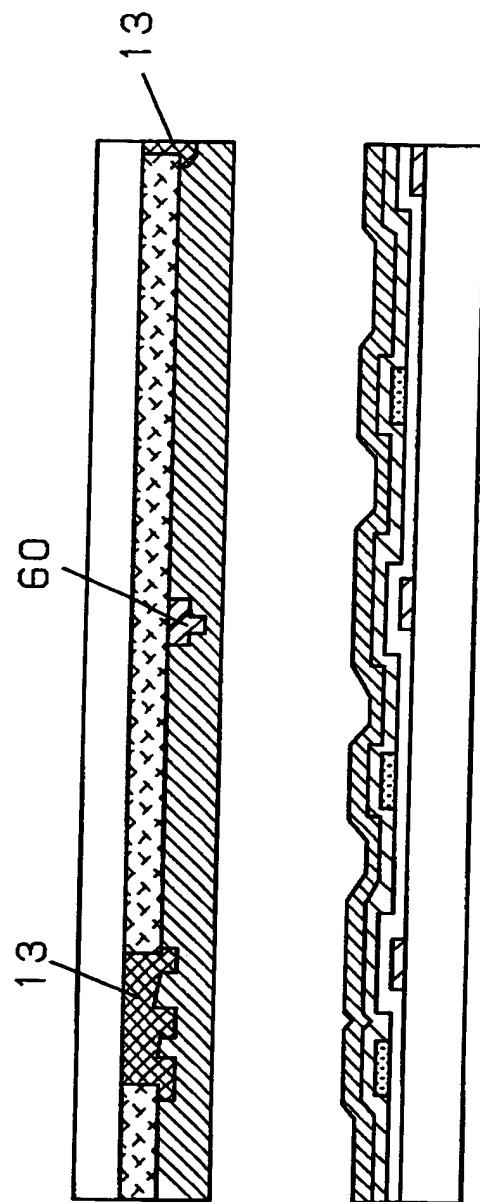
【図23】



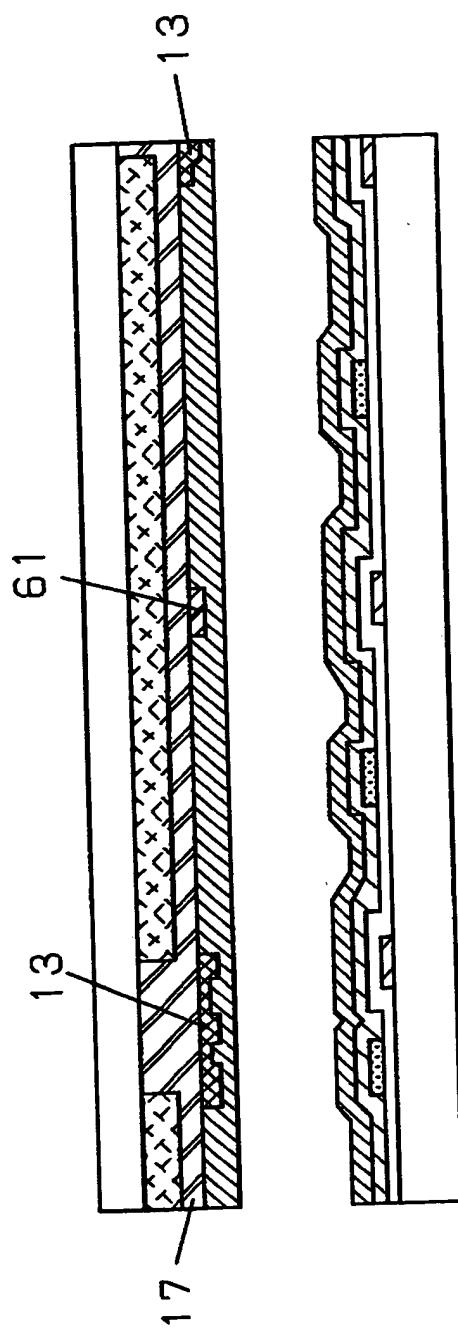
【図24】



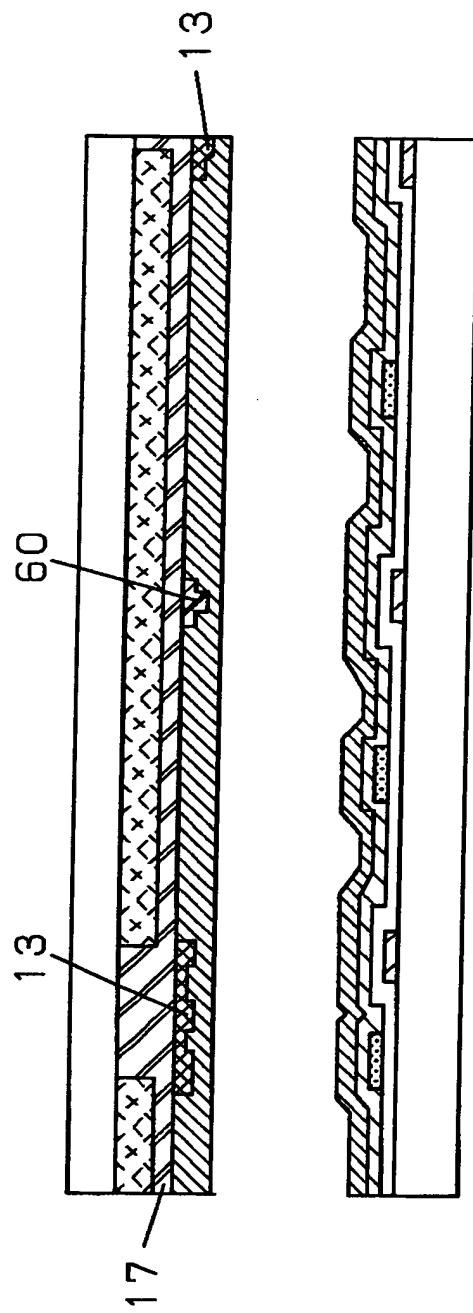
【図25】



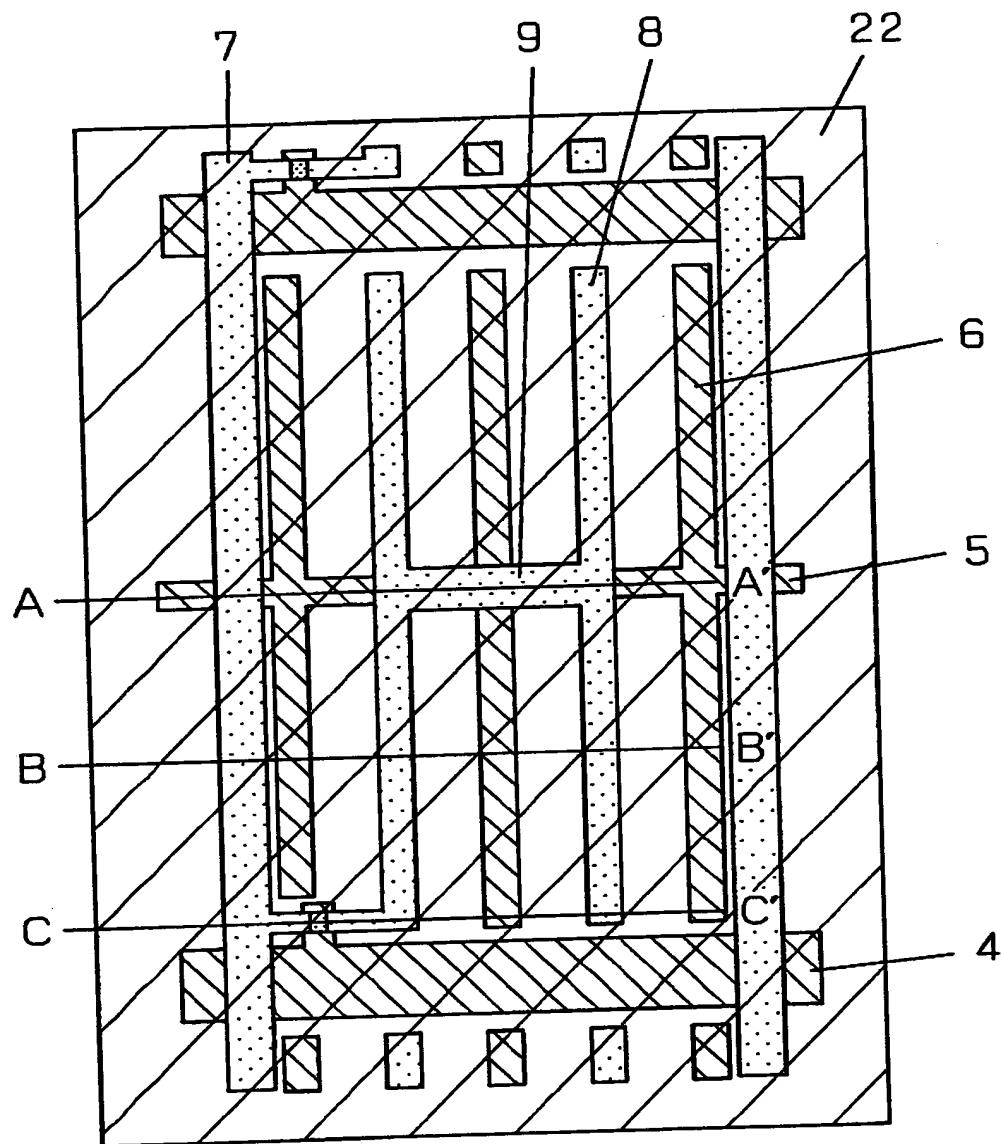
【図26】



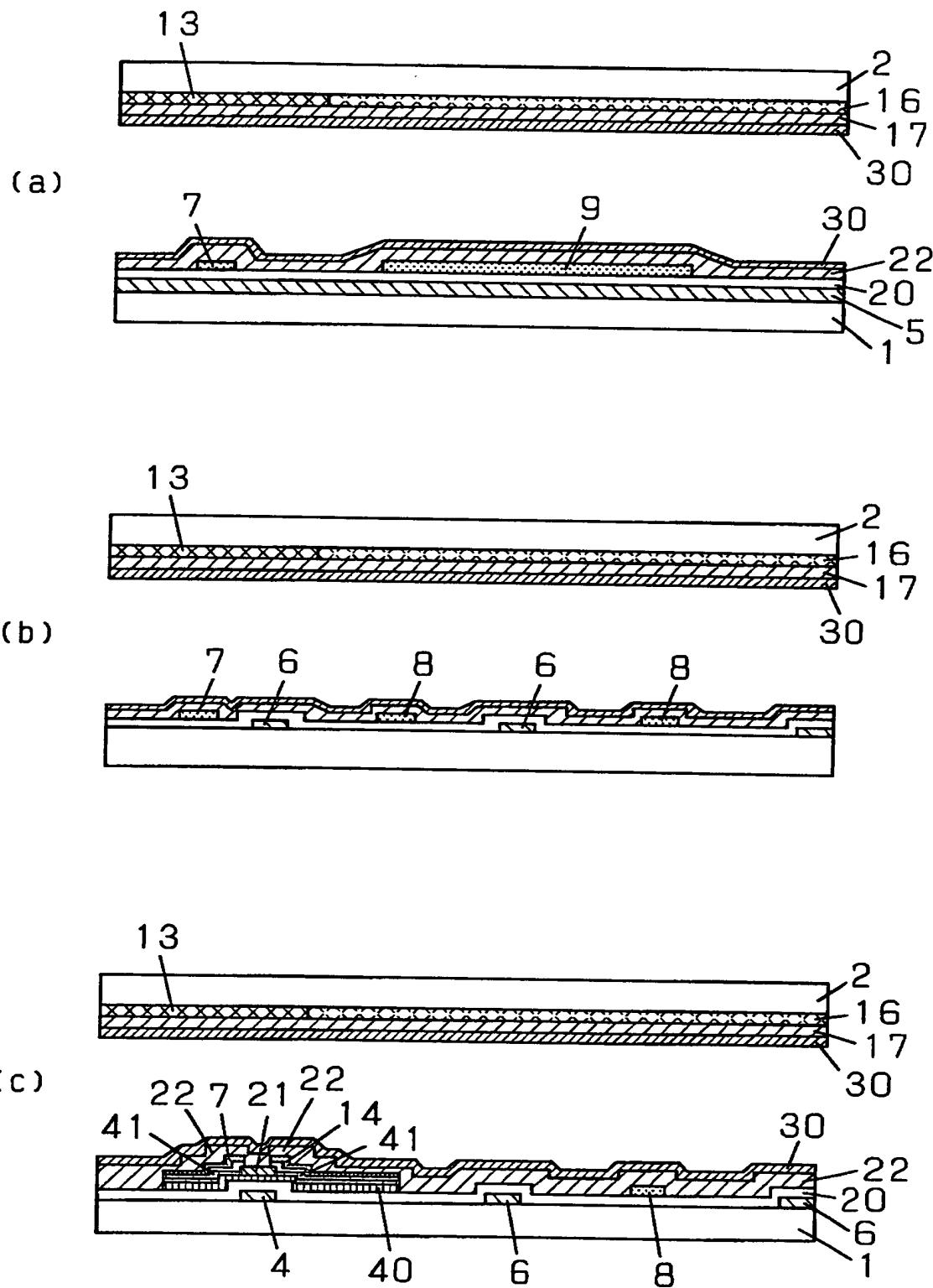
【図27】



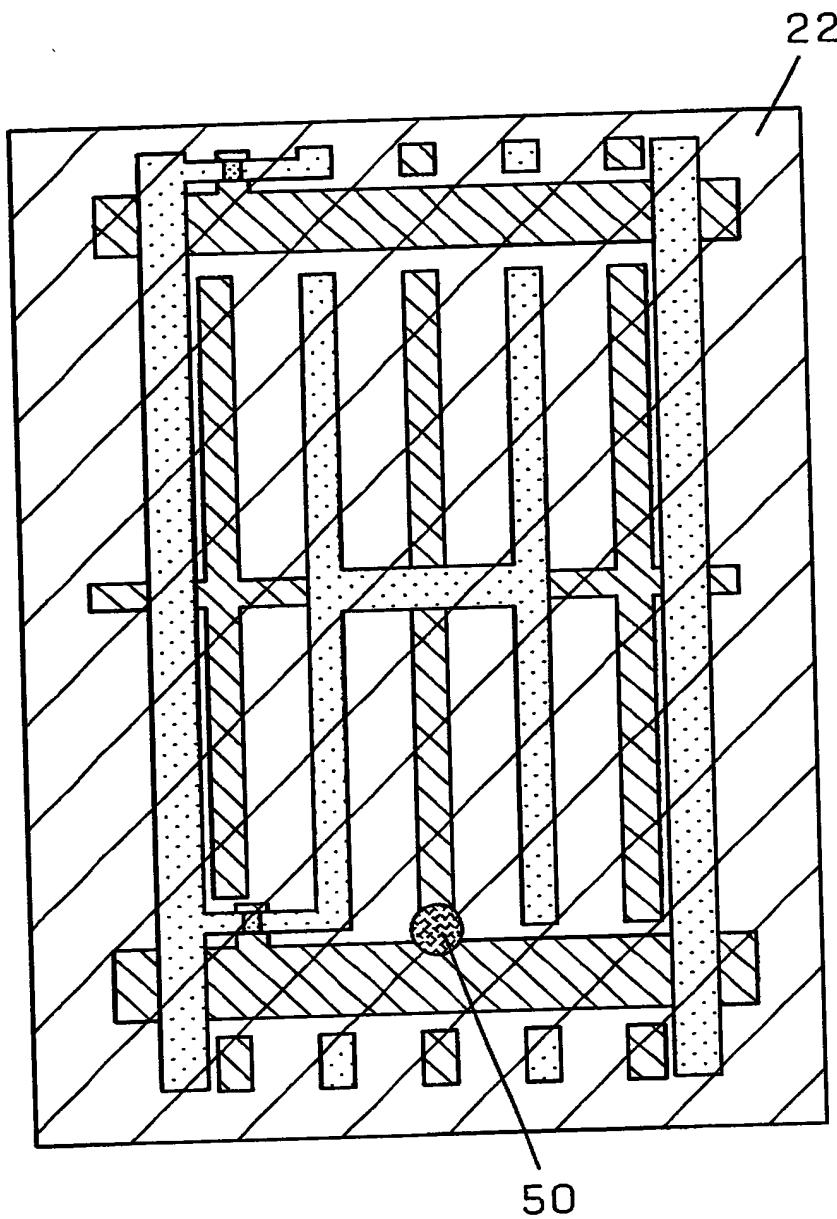
【図28】



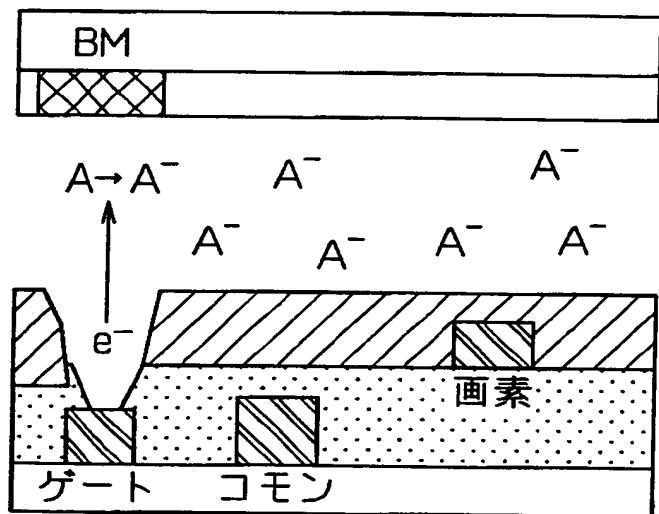
【図29】



【図30】



【図31】



【書類名】 要約書

【要約】

【課題】 一対の基板間に液晶を挟持しており、基板の少なくとも一方の基板に画素電極、共通電極、信号配線、走査配線が形成されており、画素電極及び共通電極の間に電圧を印加して液晶分子の配列を変化させる液晶素子において、表示品位の良好な液晶素子を得る。

【解決手段】 画素電極が形成されていない基板側に、表面が凹凸構造を有しているブラックマトリクスを形成する。このことにより、ゲート電位部に偏在したイオンがゲート以外の電位が露出している部分（ブラックマトリクス部）で電子を与える、非イオン化するためにイオンの偏在が起こらず、黒点状ムラの発生を抑えることができる。

【選択図】 図2

出願人履歴情報

識別番号 [000005821]

1. 変更年月日 1990年 8月28日

[変更理由] 新規登録

住 所 大阪府門真市大字門真1006番地

氏 名 松下電器産業株式会社

